

## 高性能恒流恒压原边控制功率开关

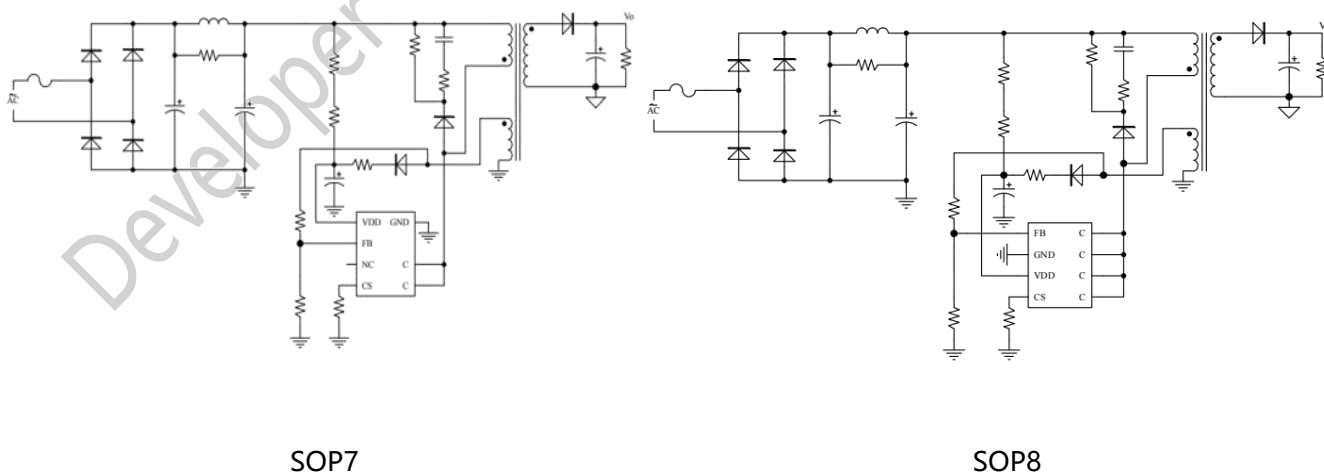
### 主要特点

- 集成 800V 高压功率三极管
- 原边控制、系统效率高
- 多模式原边控制方式
- 优异的动态响应
- 集成动态三极管驱动电路
- 优化的 EMI 性能
- 工作无异音
- 恒流、恒压调整率小于  $\pm 5\%$
- 超低待机功耗  $< 30\text{mW}$
- 线损补偿功能
- 集成完备的保护功能:
- 输出短路保护 (FB SLP)
- 输出过压保护功能 (FB OVP)
- 逐周期限流保护 (OCP)
- 过热保护 (OTP)
- VDD 过压、欠压和箝位保护

### 典型应用

- 手机充电器
- AC/DC 电源适配器

### 典型应用原理图



### 产品概述

DP2314JHDC 是一款高性能、低成本的原边控制功率开关，内置高压功率三极管，可提供高精度恒压和恒流输出性能，尤其适合于小功率离线式充电器应用。

采用 DP2314JHDC 可以工作无异音，同时可保证优异的动态性能。利用集成的线损补偿功能，可获得高性能的恒压输出表现。

DP2314JHDC 集成有多种保护功能：如 VDD 欠压保护 (UVLO)、VDD 过压保护 (OVP)、逐周期限流保护 (OCP)、短路保护 (FB SLP)、输出过压保护 (FB OVP)、过热保护 (OTP) 和 VDD 箝位等。

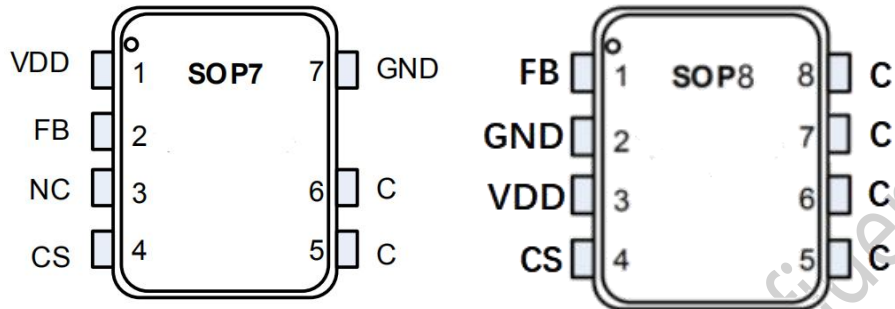
DP2314JHDC 还集成有电源系统单点失效保护，在 FB 上拉电阻开路、FB 下拉电阻开路、FB 下拉电阻短路、输出二极管或者 SR 开路、输出二极管或者 SR 短路、变压器绕组短路、RCS 开路等故障条件下均能实现保护。

### 封装信息

封装	描述
DP2314JHDC	SOP7/8, 无卤, 编带盘装, 4000 颗/卷

## 产品说明

### ➤ 管脚排列



### ➤ 管脚功能描述

管脚号	名称	I/O	管脚描述 (SOP7)
1	VDD	P	芯片供电管脚
2	FB	I	输出反馈和消磁检测管脚
3	NC	-	悬空
4	CS	I	电流采样输入管脚
5,6	C	O	内部功率三极管集电极输入管脚
7	GND	P	芯片的参考地
管脚号	名称	I/O	管脚描述 (SOP8)
1	FB	I	输出反馈和消磁检测管脚
2	GND	P	芯片的参考地
3	VDD	P	芯片供电管脚
4	CS	I	电流采样输入管脚
5,6,7,8	C	O	内部功率三极管集电极输入管脚

## ➤ 产品标记



DP2314JHDC 为产品品名：

XXXXXX 第 1 个 X 代表年份最后一位，例 2014 即 4；第 2 个 X 代表月份，用 A-L 12 个字母表示；第 3、4 个 X 代表日，01-31 表示；最后两个 X 代表晶圆批号追踪码。

## ➤ 典型功率表

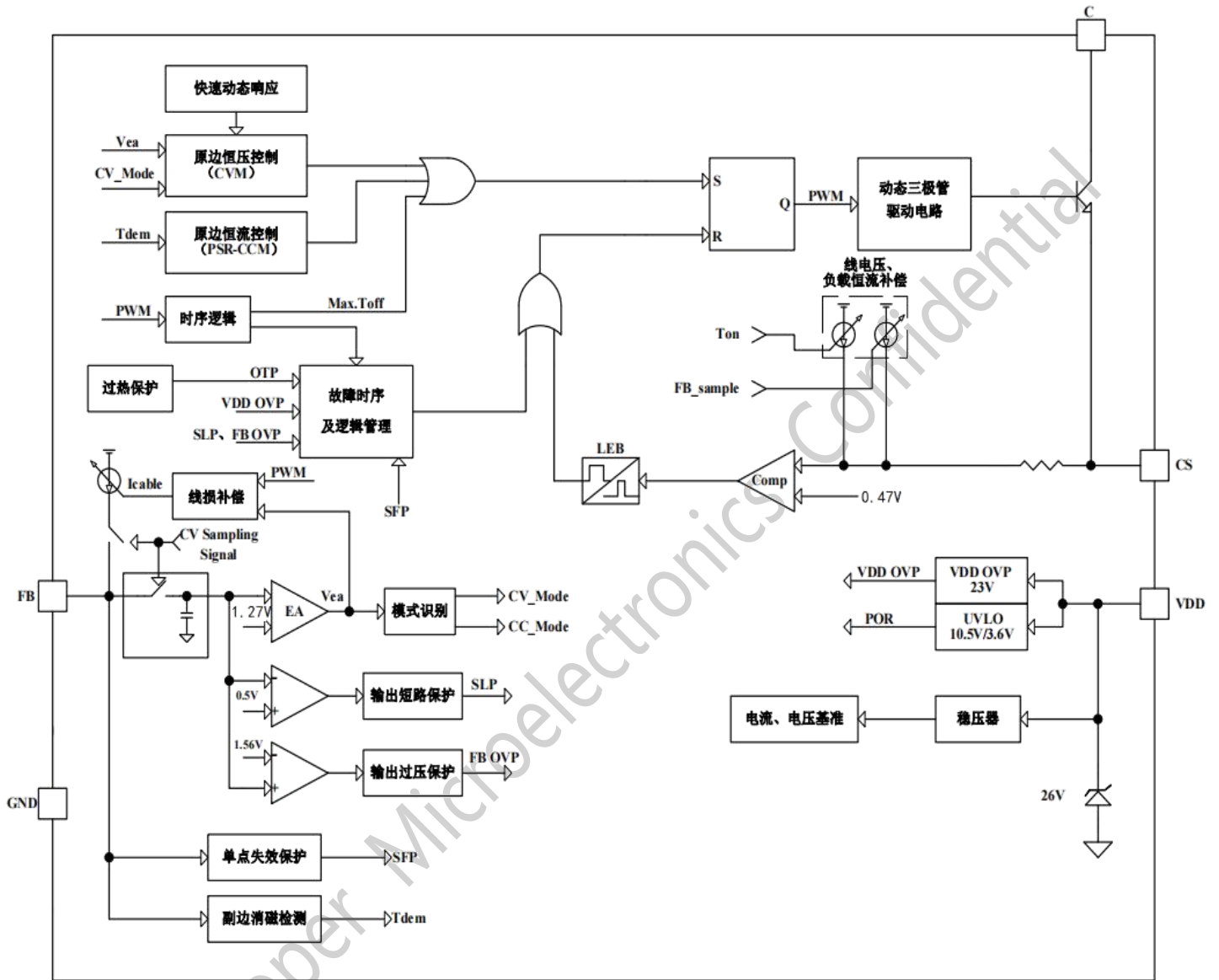
产品型号	230VAC ± 15% <sup>(2)</sup>	85-265VAC
	适配器 <sup>(3)</sup>	适配器 <sup>(3)</sup>
DP2314JHDC	10W	7.5W

备注 1：最大输出功率受限于芯片结温；

备注 2：230VAC 或 100/115VAC 带倍压器；

备注 3：典型功率测试条件：环境温度 Ta=50°C，IC C 极有足够铜皮散热，适配器全密封不透风

**内部功能框图**



## 极限参数 (备注 4)

参数	数值	单位
C 管脚电压范围	-0.3 to 800	V
VDD 直流供电电压	-0.3 to 28	V
VDD 直流箝位电流	7	mA
CS 电压范围	-0.3 to 7	V
FB 电压范围	-0.7 to 7	V
封装热阻 (结到环境)---SOP7/8	90	°C/W
最高结温	165	°C
储藏温度范围	-65 to 150	°C
焊接温度 (焊接, 10 s)	260	°C
ESD 人体模型	3	KV

## 推荐工作条件

参数	数值	单位
VDD 供电电压	5 to 20	V
工作环境温度	-40 to 85	°C
最高工作频率 @ 满载	70	kHz
最低工作频率 @ 满载	35	kHz

**电气参数** (TA= 25°C, VDD=16V, 除非另有说明)

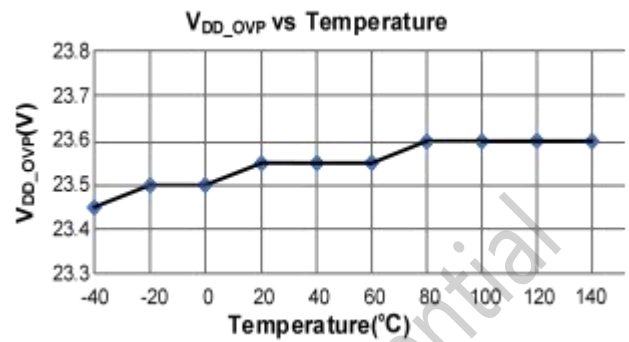
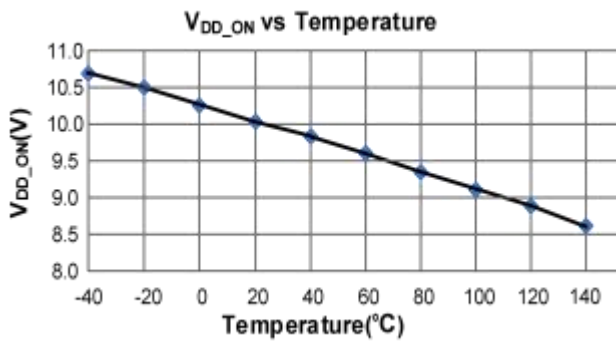
符号	参数	测试条件	最小	典型	最大	单位
<b>供电部分 (VDD 管脚)</b>						
IVDD_st	VDD 启动电流	VDD < VDD_ON	0.1	1.1	3	uA
IVDD_op	VDD 工作电流			0.8	1.5	mA
IVDD_standby	VDD 静态电流		0.12	0.26	0.5	mA
VDD_ON	VDD 开启电压		9	10.5	12	V
VDD_OFF	VDD 关断电压		2.6	3.6	4.5	V
VDD_OVP	VDD OVP 阈值		21	23	25	V
VDD_Clamp	VDD 箝位电压	I(VDD) = 7 mA	24	26	28	V
<b>反馈控制部分 (FB 管脚)</b>						
VFBREF	内部误差放大器参考基准		1.26	1.27	1.28	V
VFB_SLP	短路保护阈值			0.5		V
VFB_OVP	输出过压保护阈值		1.48	1.56	1.64	V
TFB_short	短路保护去抖时间	(备注 5)		42		ms
TFB_OVP	输出过压保护去抖时间	(备注 5)		5		TSW
VFB_dem	消磁比较器阈值	阈值上限		20		mV
		阈值下限		0		mV
Tblank	消磁屏蔽时间	CC 模式 (备注 5)	3.6	4	4.4	us
		CV 模式 (备注 5)	1.8	2	2.2	us
Ton_max	最长导通时间	(备注 5)		25		us
Toff_max	最长关断时间			4.4		ms
ICable_max	最大线补电流			48		uA
TSW/Tdem	恒流模式下开关周期与副边消磁时间比例			2		
<b>电流采样部分 (CS 管脚)</b>						
TLEB	前沿消隐			450		ns
VCS(max)	过流保护阈值		460	470	480	mV
VCS(min)	过流保护阈值		188	205	222	mV
TD_OC	过流检测和控制延时			100		ns
<b>过热保护部分</b>						
TSD	过热保护触发阈值	(备注 5)	--	160	--	°C

TRC	过热保护恢复阈值	(备注 5)	--	135	--	°C
<b>功率三极管部分 (C 管脚)</b>						
IC	集电极最大电流	DP2314JHDC		1.8		A
VCE(sat)	集电极发射极饱和电压	IC=1A, IB=0.25A		0.25	0.8	V
HFE	直流电流增益		15		30	
VCBO	集电极-基极击穿电压	DP2314JHDC	800			V

备注 4: 超出列表中极限参数可能会对芯片造成永久性损坏。极限参数为额定应力值。在超出推荐的工作条件和应力的情况下, 器件可能无法正常工作, 所以不推荐让器件工作在这些条件下。过度暴露在高于推荐的最大工作条件下, 会影响器件的可靠性。

备注 5: 参数取决于设计, 批量生产制造时通过功能性测试。

## 参数特性曲线





## 产品应用信息

DP2314JHDC 是一款高性能、低成本的原边控制功率开关，内置高压功率三极管，可提供高精度恒压和恒流输出性能，尤其适合于小功率离线式充电器应用。

### ● 系统启动

在芯片开始工作之前，DP2314JHDC 仅消耗典型值为 1.1uA 的启动电流，超低启动电流可以帮助增加启动电阻阻值以达到降低待机功耗的目的。当 VDD 电压超过开启电压（典型值 10.5V），DP2314JHDC 开始工作并且芯片工作电流上升到 0.26mA（典型值）。之后 VDD 电容持续为芯片供电直至输出电压建立后由辅助绕组为芯片供电。

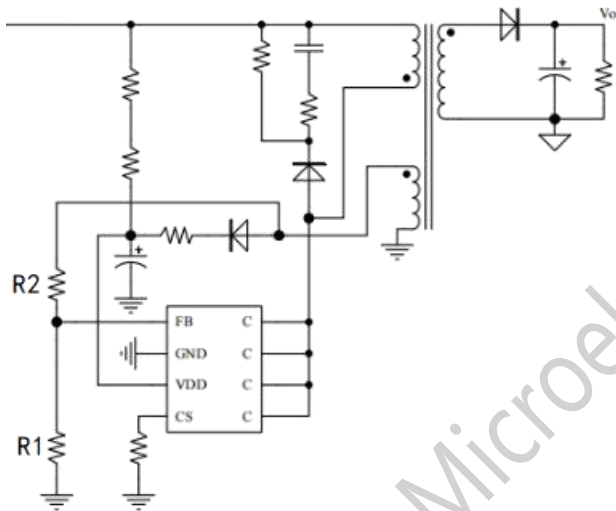


图 1

### ● 原边恒压控制 (PSR-CVM)

在原边控制技术中，当原边向副边传输能量时，通过采样与副边绕组耦合的辅助绕组电压，得到输出电压反馈信号。图 2 展示了 DP2314JHDC 内部的电压采样、消磁检测和谐振谷底触发的关键波形。当恒压采样过程结束时，内部的采样保持模块记录下反馈误差并通过内部的误差运算放大器将其放大。原边恒压控制模块利用误差运算放大器的输出实现高精度的恒压输出。芯片内部恒压输出基准为高精度的 1.27V。

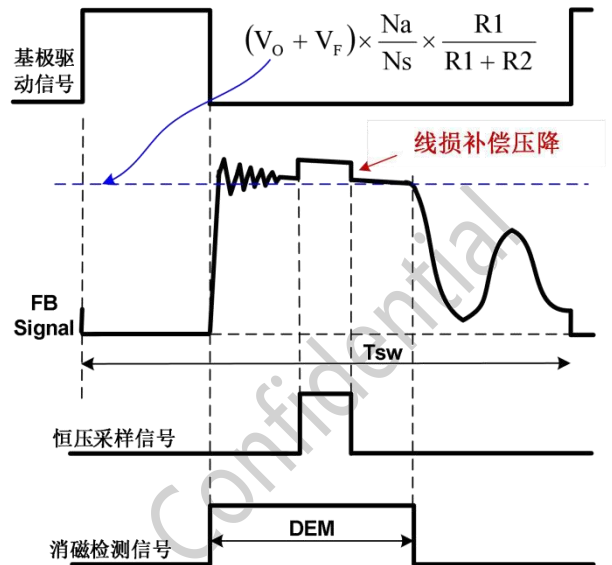


图 2

在恒压采样过程中，DP2314JHDC 内部有一可变电流源从 FB 管脚流出用作线损补偿，如图 2 所示，由此将在 FB 波形上产生一个电压阶梯。图 2 也展示了消磁过程中 FB 电压平台的量化关系：

$$V_{FB} = (V_O + V_F) \times \frac{N_a}{N_s} \times \frac{R_1}{R_1 + R_2}$$

其中：Vo 和 Vf 分别为输出电压和副边续流二极管导通电压；R1 和 R2 为由辅助绕组连接到 FB 管脚的分压电阻；Ns 和 Na 分别为副边绕组和辅助绕组匝数。

在重载模式下，模式识别模块将根据误差运算放大器的输出自动控制进入恒流模式中。

### ● 原边恒流控制 (PSR-CCM)

芯片利用 FB 管脚电压和 CS 管脚电压的时序关系，可以实现高精度的恒流输出控制。如图 3 所示，在恒压输出模式当系统输出功率增加且接近恒流输出控制点时，原边电感电流达到其最大值。

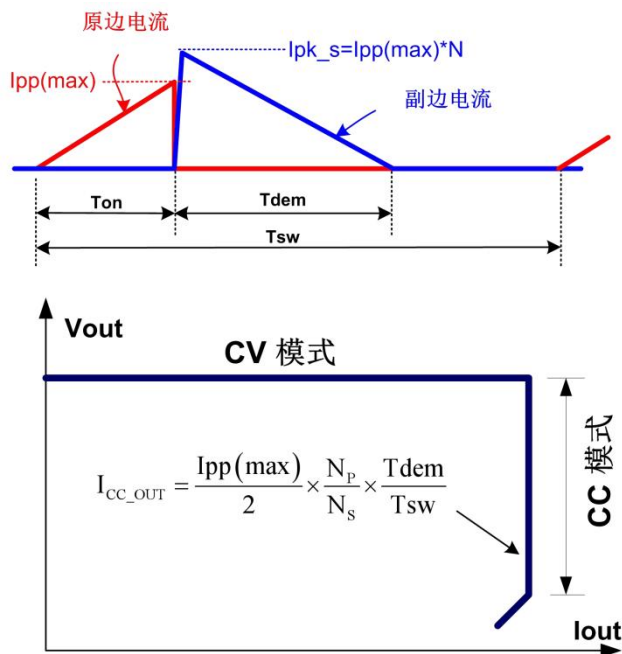


图3

如图3以上所示，原边电感电流、变压器匝比、副边消磁时间(Tdem)和开关周期时间(Tsw)决定了副边平均输出电流。如果忽略漏感的影响，副边平均输出电流的公式在图3已示。当输出电流达到原边恒流控制模块的输出基准时，芯片将进入调频工作模式中，无论输出电压低于恒压输出基准或者具体如何，只要VDD电压不低于其关断电压芯片将持续工作。

在DP2314JHDC内部，在恒流输出模式中消磁时间Tdem与开关周期Tsw的比例被严格控制为1/2。所以实际平均输出电流可以表示为：

$$I_{CC\_OUT}(mA) \cong \frac{1}{4} \times N \times \frac{470mV}{R_{cs}(\Omega)}$$

其中：

N----变压器原边绕组与副边绕组匝数之比。

Rcs---连接于三极管发射极与GND之间的采样电阻。

### ● 多模式恒压工作

如图4所示，为了满足严苛的平均效率和待机功耗要求，

DP2314JHDC采用了调幅控制(AM)和调频控制(FM)结合的多模式控制技术。

接近满载输出时，系统工作在调频工作模式中；在轻重载条件下，系统工作在调频工作和调幅工作模式中；当系统接近空载输出时，系统工作在调频模式中以降低待机功耗。利用此种控制技术，系统可以获得低于30mW的待机功耗。

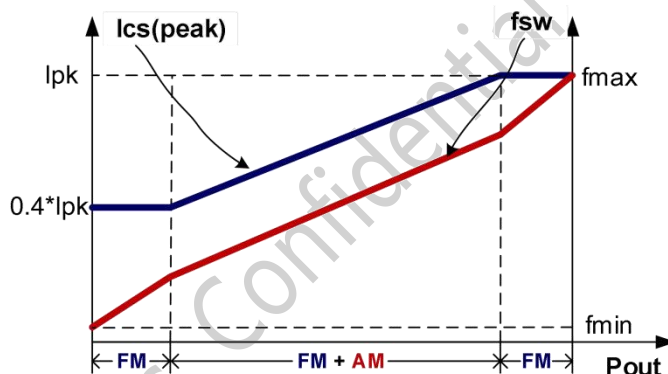


图4

### ● 线损补偿 (CDC)

在手机充电器的应用中，电池与充电器之间一般会通过一定长度的电缆相连，由此也将导致输送到电池端的电压产生一定的电压降。如图5所示，在DP2314JHDC内部存在由线损补偿模块控制的可调式电流源流出到与FB管脚相连的分压电阻上并产生一定的电压偏置信号。此电流正比于开关周期，而反比与输出功率，所以在电缆上的电压降可以被补偿掉。随着负载功率的降低，在FB上的偏置电压将被提高。最大的线损补偿电压与输出电压基准的比例为：

$$\frac{\Delta V(cable)}{V_{out}} \approx \frac{I_{cable\_max} \times (R1//R2)}{V_{FB\_REF}} \times 100\%$$

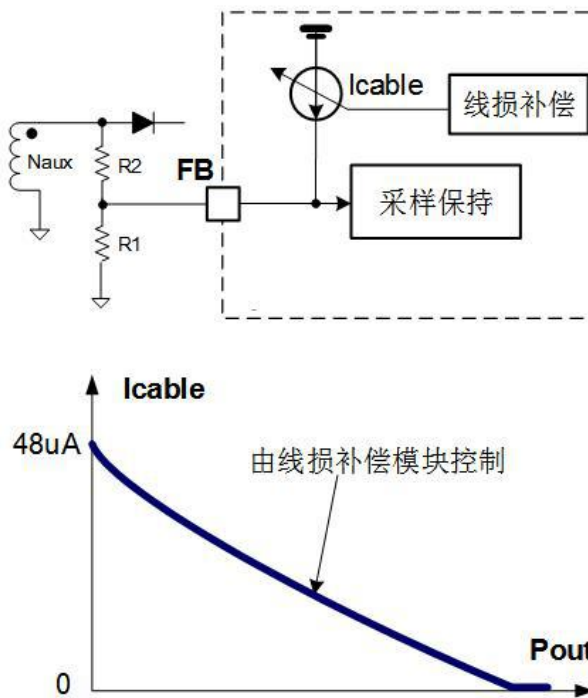


图 5

比如:  $R1=2K\Omega$ 、 $R2=16K\Omega$ , 则:

$$\frac{\Delta V(cable)}{V_{out}} \approx \frac{48\mu A \times (16K//2K)}{1.27} \times 100\% = 6.72\%$$

### ● 优化的动态响应

DP2314JHDC 优化设计的动态响应性能, 增加了伪动态功能, 可满足 USB 充电器对动态负载的要求。

### ● 电源系统单点失效保护

DP2314JHDC 集成了单点失效保护, 包括 FB 上拉电阻开路、FB 下拉电阻开路、FB 下拉电阻短路、输出二极管或者 SR 开路、输出二极管或者 SR 短路、变压器绕组短路、RCS 开路等保护。IC 的单点失效保护功能可以保证 IC

不损坏且输出不产生过压。

### ● 过热保护 (OTP)

当芯片结温超过 160 度时, 芯片将停止工作, 只有当芯片结温降低到 135 度时才能重新开始工作。

### ● 无异音工作

如上所述, 在恒压输出模式中芯片采用了调频控制与调幅控制结合的多模式控制技术, 同时 CS 管脚有一电流源流出调节 CS 电压信号。利用以上技术, DP2314JHDC 可实现由满载到空载全程无异音工作。

### ● 三极管基极动态驱动

DP2314JHDC 集成了三极管基极动态驱动技术以优化系统效率。基极驱动电流随着负载状态动态调节, 输出负载越大, 基极驱动电流越大, 且基极驱动电流正比于 CS 管脚峰值电压信号。

### ● 短路保护 (FB SLP)

在 DP2314JHDC 内部, 输出电压通过 FB 管脚实时采样并与欠压保护阈值 (典型值 0.5V) 相比。

当采样到的 FB 电压低于 0.5V 且持续时间超过 42ms 时, 芯片将进入到短路保护模式和自动重启模式。

### ● 输出过压保护 (FB OVP)

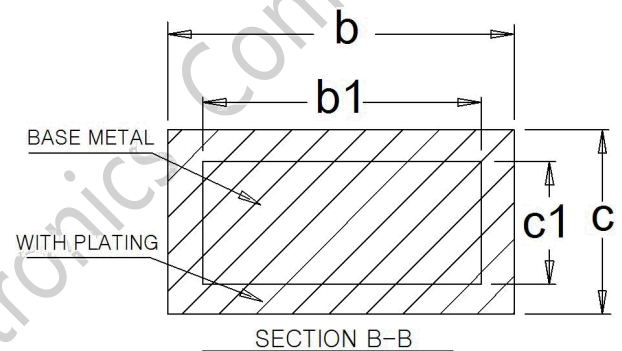
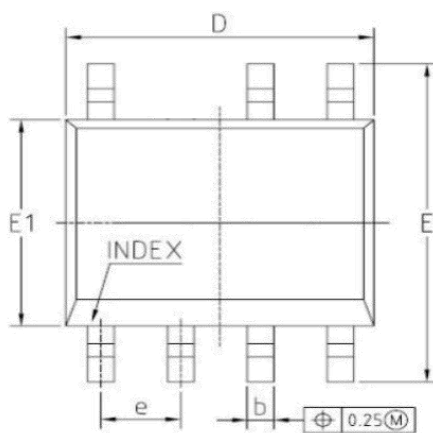
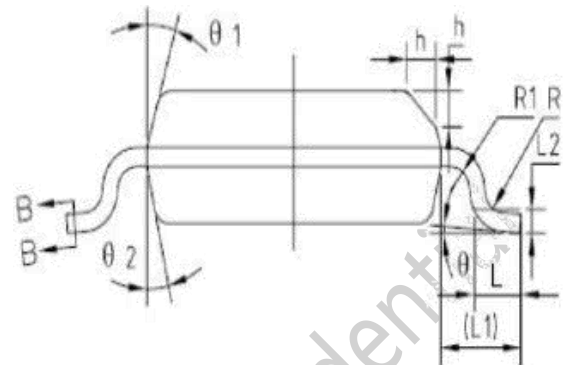
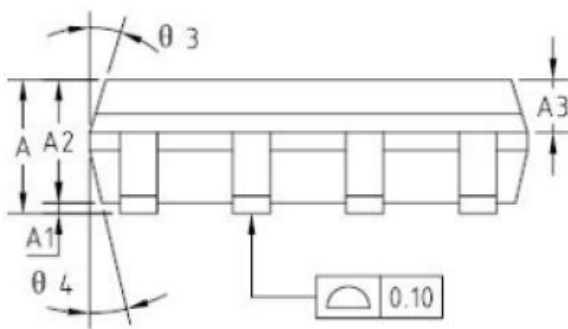
FB 管脚的采样电压还会与过压保护阈值(典型值 1.56V) 相比, 当采样到的 FB 电压高于 1.56V 且持续超过 5 个周期时, 芯片将进入到输出过压保护模式和自动重启模式。

### ● VDD 过压保护 (OVP) 和箝位

当 VDD 电压超过 23V(典型值)时, 芯片立即停止开关动作。之后将导致 VDD 下降, 当 VDD 电压低于关断电压 VDD\_OFF(典型值 3.6V)时, 系统将重新启动。在芯片内部设计有 26V(典型值)的箝位电路以保护芯片受损。

**封装尺寸**

SOP7

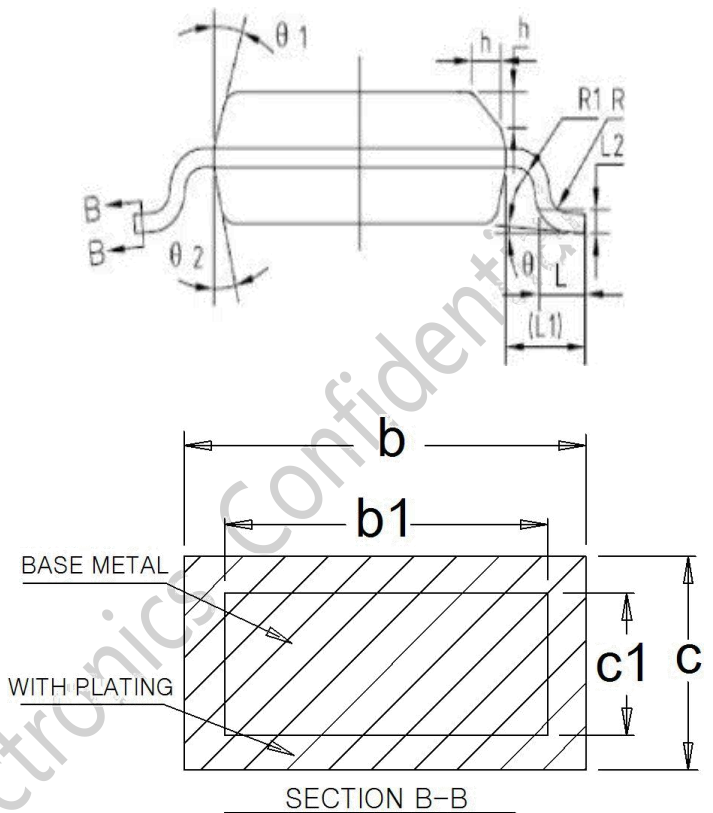
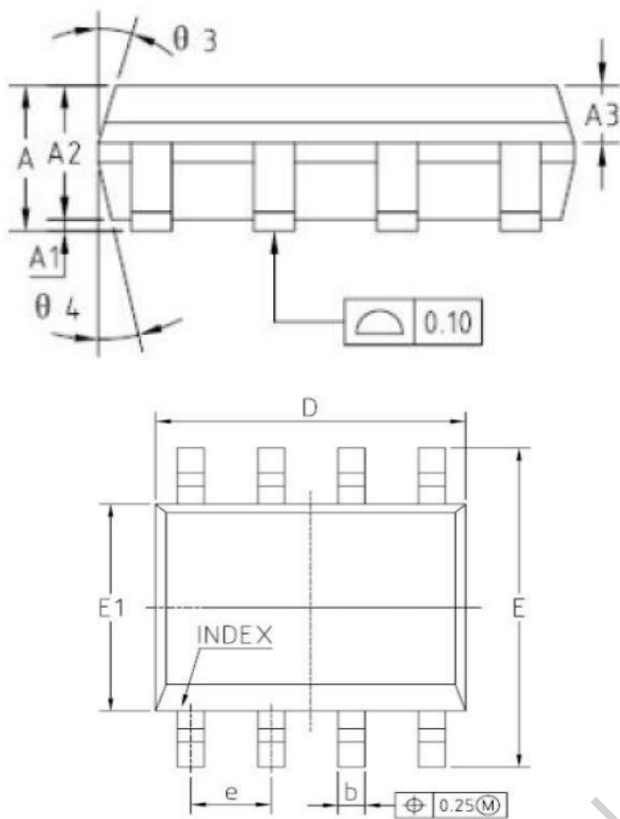


Symbol	Dimensions in Millimeters		
	Min	Nom	Max
A	1.45	1.55	1.65
A1	0.10	0.15	0.20
A2	1.353	1.40	1.453
A3	0.55	0.60	0.65
b	0.38	-	0.51
b1	0.37	0.42	0.47
c	0.17	-	0.25
c1	0.17	0.20	0.23
D	4.85	4.90	4.95
E	5.85	6.00	6.15
E1	3.85	3.90	3.95
e	1.245	1.27	1.295
L	0.45	0.60	0.75
L1	-	1.040REF	-
L2	-	0.250BSC	-
∅1-∅4	12° REF		
h	0.40REF		
R	0.15° REF		
R1	0.15° REF		



## 封装尺寸

SOP8



Symbol	Dimensions in Millimeters		
	Min	Nom	Max
A	1.45	1.55	1.65
A1	0.10	0.15	0.20
A2	1.353	1.40	1.453
A3	0.55	0.60	0.65
b	0.38	-	0.51
b1	0.37	0.42	0.47
c	0.17	-	0.25
c1	0.17	0.20	0.23
D	4.85	4.90	4.95
E	5.85	6.00	6.15
E1	3.85	3.90	3.95
e	1.245	1.27	1.295
L	0.45	0.60	0.75
L1	-	1.040REF	-
L2	-	0.250BSC	-
Ø1-Ø4	12° REF		
h	0.40REF		
R	0.15° REF		
R1	0.15° REF		



## 修订历史

版本	修订日期	修订人	修订内容
REV1.0	2023.3.8	AE	首次发行
REV1.1	2023.5.24	AE	更新丝印图

Developer Microelectronics Confidential

## 重要声明

德普微尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。客户在下订单前应联系德普微获取最新的相关信息，并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的本公司销售条款与条件。

德普微会不定期更新本文档内容，产品实际参数可能因型号或者其他事项不同有所差异，本文档不作为任何明示或暗示的担保或授权。

本产品规格书未包含任何针对德普微或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，德普微不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性，特定目的的适用性或者不侵犯德普微或任何第三人知识产权做任何明示或暗示保证，德普微也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

德普微对应用帮助或客户产品设计不承担任何义务。客户应对其使用本公司的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险，客户应提供充分的设计与操作安全验证。

针对本规格书所披露的内容，在未获得德普微的授权下，任何第三方不得使用、复制、转换，一经发现本公司必依法追究其法律责任，并赔偿由此对本公司造成的一切损失。

请注意在本资料记载的条件范围内使用产品，特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和（或）事故等的损害，本公司对此概不承担任何责任。

本公司一直致力于提高产品的质量和可靠度，但所有的半导体产品都有一定的失效概率，这些失效概率可能会导致一些人身事故、火灾事故等。当设计产品时，请充分留意冗余设计并采用安全指标，这样可以避免事故的发生。

使用本公司的 IC 生产产品时，如因其产品中对该 IC 的使用方法或产品的规格，或因进口国等原因，包含本 IC 产品在内的制品发生专利纠纷时，本公司概不承担相应责任。